



FPGAシールド for Arduino: 実習2

募集概要

平成30年9月20日(木)、21日(金)

北海道大学 大学院情報科学研究科

開催概要 (FPGAシールド for Arduino:実習2)

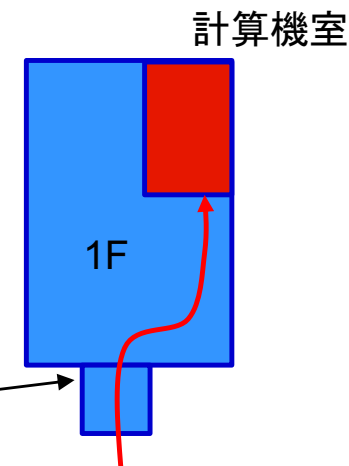
- 日時: 9月20日(木) 14:00~18:00 9月21日(金) 9:30~12:30
- 会場: 北海道大学情報科学研究棟(M棟1階 計算機室)・・・マップ(次頁)
- プログラム: 初級(Arduino)と上級(RTL/FPGA実装)コースを並行開催
 - 初級(Arduinoから学習したい方)
 - 上級(RTLの知識のある方)
- 講師: 宇野 正憲¹、肥田 格²、百瀬 啓²
 - 1: イーツリーズ・ジャパン(株)
 - 2: 北海道大学 LINAS
- 受講:
 - 実機システム(PC、FPGAシールド+Arduino Uno/キット等は当日貸与)
 - 持参のPCの使用を希望される方は可能です。ただし、事前にArduino IDE、Quartus Primeのインストール(下記Webより方法入手)していただく必要がございます。
- 事前登録/情報・・・実習参加申込み後、こちらからアカウント登録処理依頼のメールを発信予定
 - Webサポートフォーラム(技術情報、ソフト、お知らせ、Q&A:限定公開):
 - URL: <https://fpga2i-support.ist.hokudai.ac.jp>
- お問い合わせ先:
 - 北海道大学大学院情報科学研究科 集積ナノシステム研究室(LINAS)
 - e-mail: fpga2i-support@ist.hokudai.ac.jp 担当 百瀬 啓

開催場所:北海道大学 情報科学研究科研究科 M棟 1階 計算機室

■ 札幌駅より 徒歩 1.6km位 30分



情報科学研究棟 M棟(3階建て)



■ 北海道大学キャンパスマップ: https://www.hokudai.ac.jp/introduction/campusmap_2018.pdf

プログラム内容

(教材)

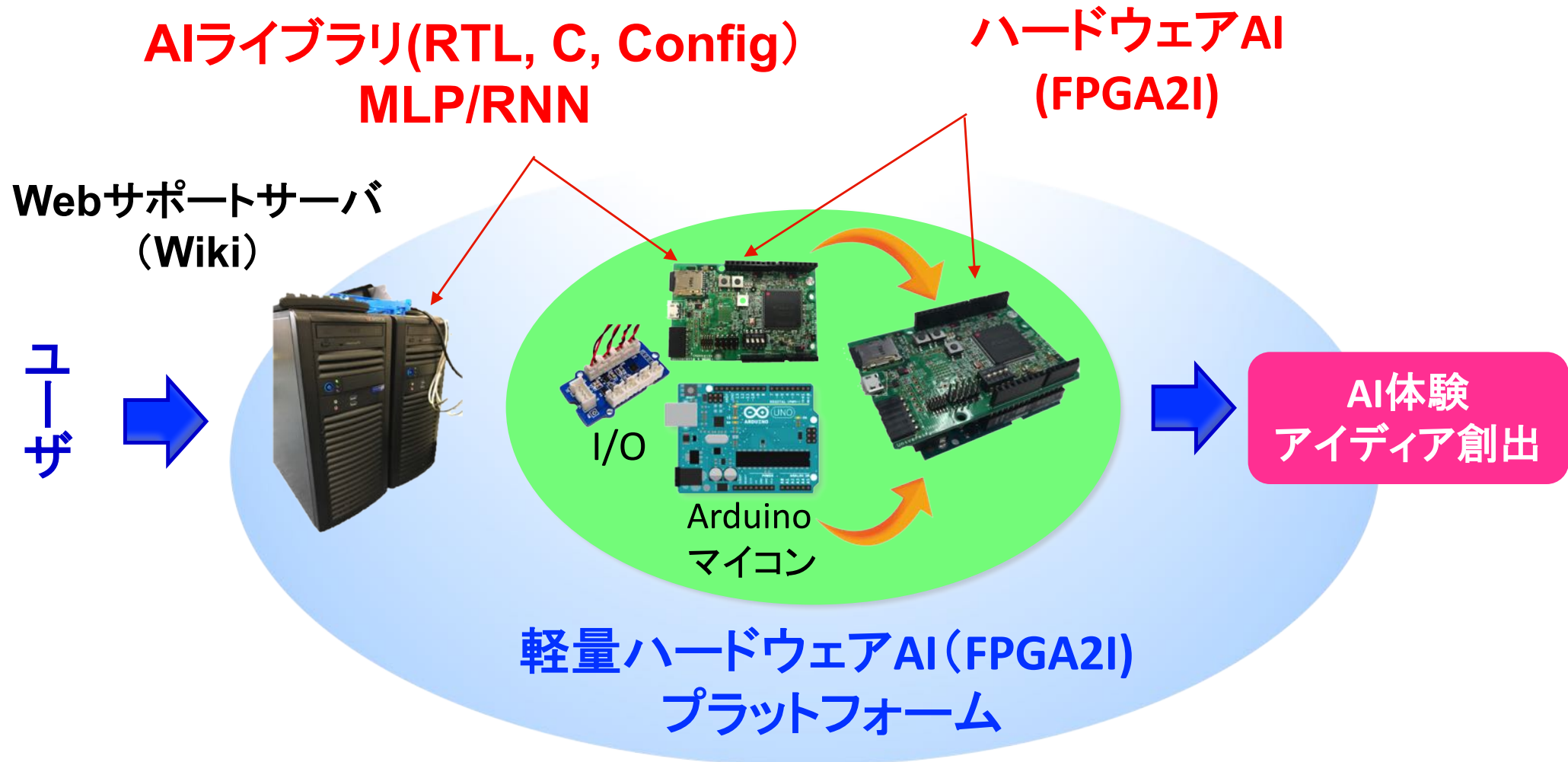
		初級	上級
【1】 始めに	AIの世界/エッジAI	9月20日 14:00	14:00
	オープンイノベーション/目的	14:10	14:10
【2】 Arduino入門	IDEの操作 (Lチカ)	14:10	14:10
	サンプルコードの説明		
	Grove シールド実習	15:10	14:40
【3】 FPGA	ボード情報	15:30	15:20
チュートリアル	ソフトウェア環境		
	ソースコード主要部分(MLP)		
	ソースコード主要部分(RNN)		
【4】 AIチュートリアル	AI基礎 (MLP/RNN)	16:30	16:30
	IDEからFPGAへアクセスするAPI		
	スケッチコードサンプル (MLP)		
	スケッチコードサンプル (RNN)		
【5】 UIフリータイム	軽い説明 15	18:00	18:00
	AI実習(サンプルアプリ)		
	7個 基本サンプルアプリ		
	2個 応用サンプルアプリ		
	フィードバックWeb記載	12:00	12:00
【6】 最後に	最後/今後、	12:20	12:20

時間	初級	休憩	上級
14:00	イントロ 10min		
14:10	Arduino入門 60min		AIチュートリアル 30min
15:10	FPGA概要(15min)		FPGAチュートリアル 40min
15:30	AIチュートリアル 60min		
16:30	UIフリータイム (AIサンプル)	休憩	UIフリータイム (AIサンプル)
18:00	まとめ		まとめ
9:30	UIフリータイム		UIフリータイム
12:00	フィードバック記載		フィードバック記載
12:20	終わりに(10min)		

12:30

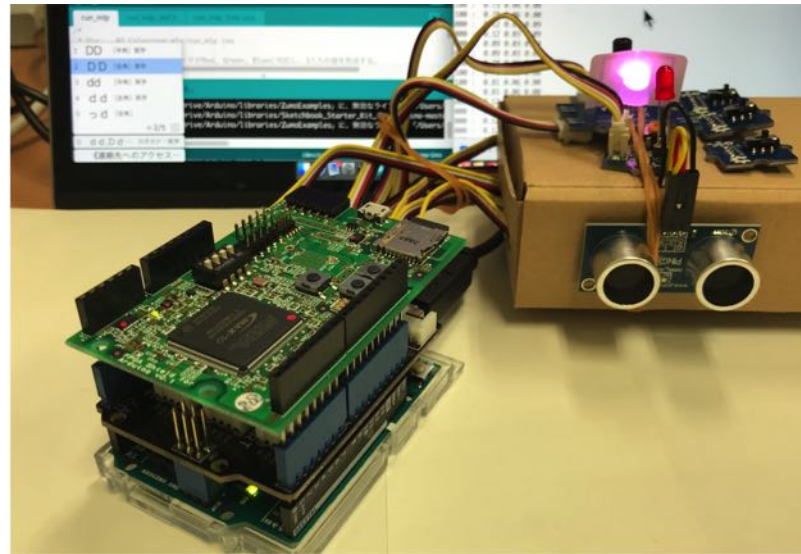
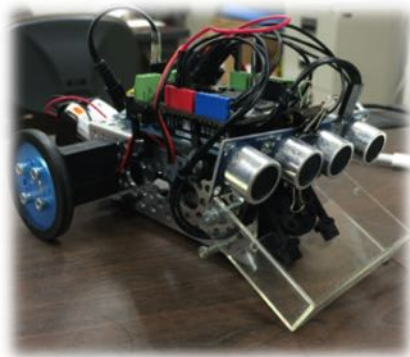
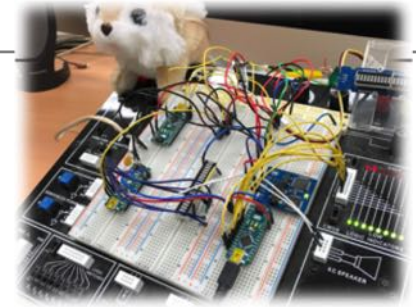
だれでも使える人工知能:FPGA2I (北海道大学LINAS)

AIを広く利活用するために、誰でも容易にAIを搭載できるプラットフォームを構築・公開します。



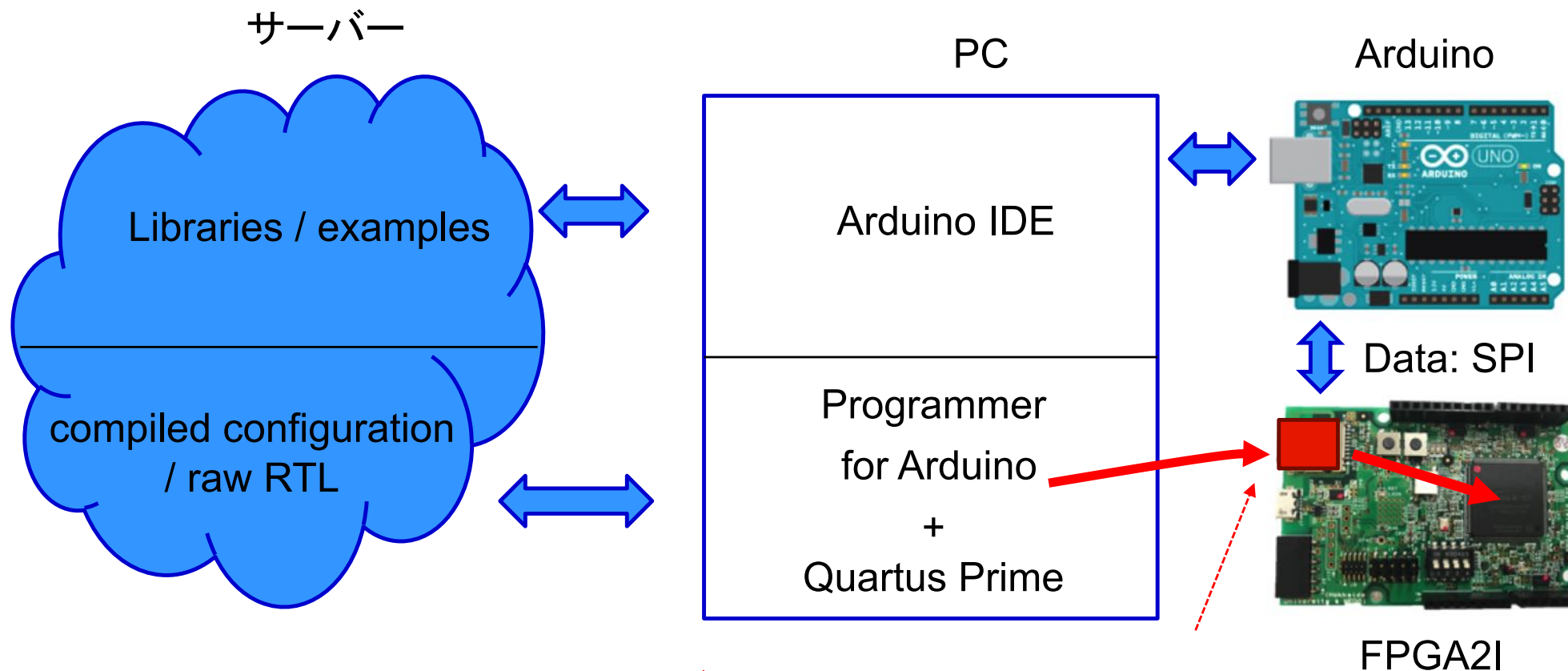
今回の実習体験

- AIに触れていただきたい。
- 最初のベータ版を楽しんでいただきたい。
- ぜひ、感想をいただきたい。



FPGA21シールド
(MFT2018)

FPGA シールド for Arduino



コンフィギュレーション書込 マイクロSD

初級ユーザ: コンパイル済み構成ファイル&ライブラリをDL, FPGAをASICアクセラレータとして利用

中級ユーザ: 既存RTLをカスタマイズ、FPGAをセミカスタムアクセラレータとして利用

パワーユーザ: RTLをフルスクラッチコーディング、FPGAをフルカスタムアクセラレータとして利用